การประชุมวิชาการเครือข่ายวิศวกรรมเครื่องกลแห่งประเทศไทยครั้งที่ 19
19-21 ตุลาคม 2548 จังหวัดสงขลา

การศึกษาหาความเสียหายจากการตกกระทบของแพคเกจแบบ CSP

INVESTIGATIVE THE CRACK POINT AND CRACK BEHAVIOUR OF CSP PACKAGE

จุมพล บำรุงวงศ์ และ เสนีย์ ศิริไชย
มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
91 สุขสวัสดิ์ 48 แขวงบางมด เขตทุ่งครุ กรุงเทพฯ 10140
โทร 02-470-9339, 02-470-9129 โทรสาร 02-470-9111, E-Mail : s7400104@kmutt.ac.th

Joompon Bamrungwong and Seney Sirichai
King Mongkut's University of Technology Thonburi
91 Suksawasd 48 Bangmod Bangkok 10140 Thailand
Tel : 662-470-9339, 662-470-9129 Fax : 662-470-9111

บทคัดย่อ

วิธีการไฟไนท์เอลิเมนต์ถูกนำมาใช้เพื่อจำลองเหตุการณ์ศึกษาความเสียหายของ IC แพคเกจ (CSP, Chip Scale Package) ที่ถูกทดสอบภายใต้มาตรฐานการทดสอบของ JEDEC โดยเปรียบเทียบตำแหน่งที่เกิดความเสียหายที่ได้จากการทดลองกับผลที่ได้จากการจำลองเหตุการณ์โดยใช้วิธีไฟไนท์เอลิเมนต์ ในการวิเคราะห์ด้วยวิธีไฟไนท์เอลิเมนต์ได้จำลอง CSP แพคเกจ ในคอมพิวเตอร์เป็นแบบจำลองของแข็งสามมิติ (3D solid models) จากนั้นใส่คุณสมบัติทางกลของวัสดุ และสร้างแบบจำลองไฟไนท์เอลิเมนต์ด้วยเอลิเมนต์สามมิติทรงหกหน้า (Brick element) ผลที่ได้จากการวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์จะนำไปเปรียบเทียบกับการทดลอง ซึ่งการวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์จะใส่ภาระแบบลูกคลื่นไซน์แทนภาระที่เกิดจากการกระแทก เพื่อจำลองเหตุการณ์การตกอย่างอิสระของแพคเกจ ผลที่ได้จากการทดลองได้แสดงให้เห็นว่าความเสียหายจะเกิดที่ โซลเดอร์บอลที่อยู่นอกสุดด้านแพคเกจ

คำหลัก : IC แพคเกจ / CSP / ไฟไนท์เอลิเมนต์

Abstract

Finite Element Method (FEM) was being used to simulate the crack point and crack behaviors of CSP package following JEDEC standard. The results of finite element method were compared with the experiment. According to FEM the CSP packages using 3D solid model and put the material properties for calculations by software. The results reveal that the cracked point was occurred at the support solder ball (outer balls).

Keywords: IC Package, CSP, Finite Element

บทนำ

การพัฒนาเทคโนโลยีในปัจจุบันโดยมากเกี่ยวข้องกับ IC แพคเกจ (สมองกล) ซึ่งมีความเจริญก้าวหน้าอย่างรวดเร็วในช่วงเวลาหลายทศวรรษที่ผ่านมา และ IC แพคเกจ เป็นอุปกรณ์ที่มีบทบาทสำคัญ ที่ช่วยเพิ่มความสามารถของอุปกรณ์อิเลคโทรนิคอย่างมาก ซึ่งเป็นองค์ประกอบในด้านการวิเคราะห์, การคำนวณ, และการสื่อสาร จนถึงปัจจุบันอุปกรณ์อิเลคโทรนิคได้พัฒนาต่างไปจากยุคแรกอย่างมาก เช่น ขนาดของ IC แพคเกจปัจจุบันมีขนาดเล็กลงมาก ซึ่งสามารถสังเกตุได้จากโทรศัพท์มือถือมีขนาดที่เล็กลง และอุปกรณ์อิเลคโทรนิคต่างๆมีขนาดเล็กลง ดังนั้นอุปกรณ์อิเลคโทรนิคจึงเข้ามามีบทบาทในชีวิตประจำวันของมนุษย์มากขึ้นและเป็นองค์ประกอบที่สำคัญของฮาร์ดแวร์ ซึ่งฮาร์ดแวร์ เหล่านี้ได้ถูกประยุกต์ใช้ในกิจการต่างๆ ตัวอย่างปัญหาที่เกิดขึ้นใน IC แพคเกจคือความไม่ลงตัวกันของ TCE (Temperature Coefficient of Expansion) ของวัสดุที่นำมาประกอบกันเป็น IC แพคเกจ ตัวอย่างความเสียหายที่เกิดขึ้นจากความไม่ลงตัวกันของ TCE คือ ปัญหาการแยกชั้น (delaminations), แพคเกจเกิดการแตกร้าว (Package cracking), ปัญหาการโก่งตัว (warpage) และ โลหะเกิดการเคลื่อนตัวเนื่องมาจากความเค้นตกค้าง (metal shift), ปัญหาการแตกร้าวของแพคเกจเนื่องจากได้รับการกระแทก ดังนั้นแพคเกจที่ได้รับการออกแบบมาดีจึงจำเป็นต้องได้รับการวิเคราะห์และถูกรับรองในรูปของความเชื่อถือได้ (reliability) ของอุปกรณ์ อย่างไรก็ตามในการพัฒนา IC แพคเกจให้ตรงกับความต้องการจำเป็นจะต้องพัฒนาทั้งผลิตภัณฑ์ และการทดสอบ

ในส่วนของการทดสอบการตกของแผงวงจร (Broad Level Drop Test) เป็นการทดสอบอย่างหนึ่งซึ่งจำเป็นต้องทำโดยเฉพาะอย่างยิ่งอุปกรณ์อิเลคโทรนิคภายในโทรศัพท์มือถือ เนื่องจากแพคเกจมีความไวต่อการเกิดความเสียหายเกี่ยวกับความเสียหายที่โซลเดอร์บอล

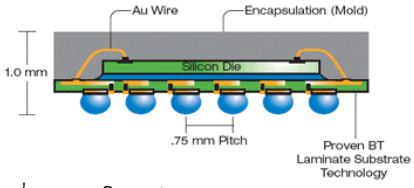
(solder joint failure) ที่เกิดจากการกระแทกทางกล และ การโก่งตัวของแผ่นวงจร เมื่อเกิดการกระแทกซึ่งอาจจะเป็นการหลุดมือตกกระทบ การทดสอบการตกของแผงวงจร เป็นการทดสอบตามมาตรฐานของ JEDEC (Joint Electron Device Engineering Council) ซึ่งอยู่ในขบวนการพัฒนาการทดสอบมาตรฐาน และการออกแบบแผงวงจร (board design) ผลิตภัณฑ์อิเลคโทรนิคขนาดพกพา เช่นโทรศัพท์มือถือ และ PDA กำลังเป็นที่นิยมในตลาด องค์ประกอบภายในที่ใช้เป็นหน่วยความจำคือ Chip Scale Packging (CSP) ซึ่งเป็น IC แพคเกจ ชนิดใหม่ซึ่งปรากฏออกมาด้วยขนาดของมันใหญ่กว่าตัวชิพ (chip) ของมันเองเล็กน้อย (มากที่สุด 1.2 เท่าของขนาดของชิพ) [1] และมันเป็นเทคโนโลยีใหม่ที่ถูกเรียกว่า Chip Scale Packaging และเมื่ออุปกรณ์นี้มีขนาดเล็กจึงมีโอกาสหลุดมือตกลงกระแทกกับพื้น ดังนั้นองค์ประกอบภายในของอุปกรณ์อิเลคโทรนิคเหล่านี้จำเป็นต้องมีความสามารถทนต่อการกระแทกทางกล จากการพลาดหลุดมือตกกระแทก อย่างไรก็ตามเพื่ออนุรักษ์สิ่งแวดล้อม Green Product กลายเป็นความต้องการที่สำคัญในอุตสาหกรรมอิเลคโทรนิคในปัจจุบันและในอนาคต ด้วยเหตุนี้เองผลิตภัณฑ์จึงปราศจากตะกั่ว (Lead-free) และโดยธรรมชาติแล้วเมื่อโซลเดอร์บอล (Solder ball) ที่ไม่มีตะกั่วจะมีความสามารถทนต่อการกระแทกทางกลได้น้อยกว่าโซลเดอร์บอลที่มีตะกั่วดังนั้นจึงจำเป็นต้องนำอิเลคโทรนิคเหล่านี้มาทดสอบก่อนการผลิตเพื่อให้สามารถออกแบบแพคเกจที่สามารถทนต่อการกระแทกทางกลได้

สัญลักษณ์

a	=	แอมปลิจูดการเคลื่อนที่
a_p	=	Peak acceleration
B	=	เมตริกซ์ความหน่วง
BGA	=	Ball Grid Array
CSP	=	Chip Scale Package
DIP	=	Dual In-Line package
LFLGA	=	Low Profile Pitch Land Grid Array
E	=	โมดูลัสความยืดหยุ่น
F	=	แรงกระทำที่โหนด
g	=	ความเร่งเนื่องจากแรงโน้มถ่วง
G	=	โมดูลัสเฉือน
h	=	ความสูง
k	=	ค่าความแข็งของสปริง
m	=	Strain rate hardening
m	=	มวลของวัตถุ
QFP	=	Quad Flat Package
s	=	เวลาเป็นวินาที
S1	=	ความเค้นหลักสูงสุด
t	=	เวลา
t_d	=	Pulse duration
T	=	อุณหภูมิ
u,v,w	=	การกระจัดที่จุดต่อ
v	=	ความเร็ว
VM	=	ความเค้นวอนมิส
x	=	ระยะเคลื่อนที่
$\ddot{x}$	=	ความเร่ง
[ ]	=	เมตริกซ์
{ }	=	เวคเตอร์เมตริกซ์
α	=	สัมประสิทธิ์การขยายตัว
ν	=	อัตราส่วนปัวซองค์
ε_x	=	ความเครียดในทิศทาง x
ε_{xy}	=	ความเครียดเฉือนในระนาบ xy
γ	=	viscosity ของวัสดุ
σ_o	=	Static yield stress ของวัสดุ
σ_x	=	ความเค้นในทิศทาง x
σ_{xy}	=	ความเค้นเฉือนในระนาบ xy
ω_n	=	ความถี่ธรรมชาติ

แพคเกจแบบ Chip Scale Package (CSP)

แนวโน้มของอุตสาหกรรมเซมิคอนดัคเตอร์ (Semiconductor) มีการปรับปรุงและพัฒนาอย่างต่อเนื่องในด้านความเชื่อถือได้ (Reliability), ลดขนาดของแพคเกจ หรือเพิ่มขนาดของเวเฟอร์ (wafer) แต่ก็ยังคงติดแพคเกจเข้ากับ ผิวของอุปกรณ์ อุตสาหกรรมนี้เริ่มจาก Dual-in-line แพคเกจ (DIP), Pin Grid Array (PGA), Plastic Lead Chip Carrier (PLCC), Small Outline IC (SOIC), Chip Sacle แพคเกจ (CSP), และพัฒนาต่อไปยัง Fine Pitch Quad Pack (FPQP), Thin Quad Flat Pack (TQFP), และจำพวก array แพคเกจ เช่น Ball Grid Array (BGA) ปัจจุบันการปรับปรุง fine pitch BGA และ CSP กำลังเพิ่มอย่างต่อเนื่อง [1] ปัจจุบันสามารถจำแนกวิวัฒนาการของแพคเกจ ได้เป็น 3 จำพวกใหญ่ๆ คือ แบบยึดติดโดยมีรูที่แผงวงจรก่อน, แบบติดตั้งบนผิวแผ่นวงจร และ แบบ Chip scale (Through Hole, Surface Mount และ Chip Scale/Direct die attach)เนื่องมาจากความต้องการลดขนาดของอุปกรณ์ให้มีขนาดเล็กลงจึงจำเป็นต้องมีแพคเกจที่สามารถติดเข้ากับแผงวงจรได้โดยตรง จากคำจำกัดความที่มาจาก IPC/JEDEC J-STD-012 (IPC/JEDEC J-STD-012 definition) [5] ได้ให้คำจำกัดความว่า Chip Scale Package, CSP เป็นแพคเกจที่มีดาย (Die) เพียงอันเดียวและสามารถติดตั้งบนแผงวงจรได้โดยตรง และขนาดของแพคเกจจะไม่ใหญ่กว่า 1.2 เท่าขนาดของดาย โครงสร้างของ CSP แพคเกจแสดงดังรูปที่ 1 และ 2

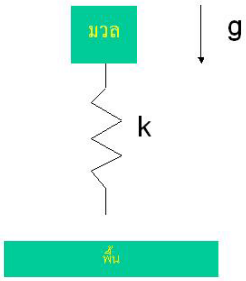


รูปที่ 1 แสดงโครงสร้างของCSP แพคเกจ

รูปที่ 2 แสดงขนาดของ CSP แพคเกจเทียบกับยางลบปลายดินสอและปุ่มกดโทรศัพท์

การตอบสนองแบบรุนแรง (Shock Respond)

ในงานวิจัยนี้อิเลคโทรนิคแพคเกจได้รับการกระทบในช่วงเวลาที่สั้นมากๆดังนั้นแพคเกจจะได้รับภาระอย่างรุนแรงและการกระแทกอย่างกะทันหันจะส่งผลต่อองค์ประกอบอื่นๆที่ติดกับมันและทำให้เกิดความเสียหายขึ้นกับอิเลคโทรนิคแพคเกจพิจารณากรณีที่ Drop table ตกกระแทกพื้นด้วยค่าแรงโน้มถ่วงปกติและสัมผัสพื้นด้วยความเร็วค่าหนึ่งเสมือนเป็นมวลติดกับสปริง ดังรูปที่ 3



รูปที่ 3 แบบจำลองการตกอิสระของ Drop table ลงบนพื้น

จากรูปข้างบนมีสมการอธิบายการเคลื่อนที่คือ

$$m\ddot{x}+kx=mg \tag{1}$$

เมื่อแทนค่าเงื่อนไขเริ่มต้น $x(0)=0, \dot{x}(0)=v$ นำมวลหารตลอดจะได้

$$\ddot{x}+w_n^2 x=g \tag{2}$$

คำตอบทั่วไปของสมการนี้คือ

$$x(t)=a_1\cos(\omega_n t)+a_2\sin(\omega_n t)+\frac{g}{\omega_n^2} \tag{3}$$

เมื่อฟังก์ชันไซน์ (sine) และโคไซน์ (cosine) เป็นคำตอบประกอบ (homogeneous solution) และ $\frac{g}{\omega_n^2}$ เป็นคำตอบเฉพาะ (particular solution) เมื่อแทนค่าเงื่อนไขที่ขอบ x(0) = 0 จะได้ $a_1=-\frac{g}{\omega_n^2}$ และ $\dot{x}(0)=v$ จะได้ $a_2=\frac{v}{\omega_n}$ เขียนสมการได้เป็น

$$x(t)=-\frac{g}{\omega_n^2}\cos(\omega_n t)+\frac{v}{\omega_n}\sin(\omega_n t)+\frac{g}{\omega_n^2} \tag{4}$$

จัดรูปสมการใหม่ได้เป็น

$$x(t)=\frac{g}{\omega_n^2}(1-\cos(\omega_n t))+\frac{v}{\omega_n}\sin(\omega_n t) \tag{5}$$

หาการตอบสนองความเร่งโดย

$$\ddot{x}(t)=g\cos(\omega_n t)-v\omega_n\sin(\omega_n t) \tag{6}$$

อย่างไรก็ตามการสั่นสะเทือนแบบเป็นคาบ (harmonic vibrations) สามารถเขียนการตอบสนองได้ในรูป $a\cos(\omega_n t+\phi)$ เมื่อ $a=\sqrt{g^2+(v\omega_n)^2}$ เมื่อนอมอไลส์ (normalize) สมการเพื่อหาความเร่งสูงสุดจะได้สมการ

$$\left|\frac{\ddot{x}}{g}\right|_{\max}=\sqrt{1+(\frac{v\omega_n}{g})^2} \tag{7}$$

จากการสมดุลย์พลังงานจะได้ $v^2=2gh$ แทนค่า v ลงในสมการ (7) และจากความสัมพันธ์ของสมการที่ (2) เมื่อการเสียรูปคงตัวของมวลเนื่องจากความโน้มถ่วงทำให้ $\ddot{x}=0$ แทน x ด้วย x_{eq} จะได้

$$\left|\frac{\ddot{x}}{g}\right|_{\max}=\sqrt{1+\frac{2h}{x_{eq}}} \tag{8}$$

ในความเป็นจริงพฤติกรรมของระบบมีความซับซ้อนของรูปร่างเรขาคณิตทำให้การคำนวณด้วยมือไม่สะดวก หรือไม่สามารถหาค่าได้ ดังนั้นจึงต้องนำวิธีการเชิงตัวเลขเข้ามาเพื่อแก้ปัญหาซึ่งคือวิธีการไฟไนท์เอลิเมนต์

วิธีการไฟไนท์เอลิเมนต์

วิธีการไฟไนท์เอลิเมนต์ที่อยู่ในรูปซอฟแวร์จำลองเหตุกาณ์ (Software Simulation) คือวิธีการที่ช่วยจำลองเหตุการณ์ภายใต้สภาวะสิ่งแวดล้อมที่เกิดขึ้นกับระบบเพื่อการออกแบบ และ/หรือ ตรวจสอบเพื่อหาการตอบสนองของระบบ ณ. สิ่งแวดล้อมนั้น โดยทั่วไปวิธีการไฟไนท์เอลิเมนต์มีขั้นตอนพื้นฐานที่เกี่ยวข้องคือ Preprocessing, Solution และ Postprocessing

Preprocessing เกี่ยวข้องกับการสร้างแบบจำลองและกำหนดคุณสมบัติทางกลของวัสดุ จากนั้นสร้างแบบจำลองไฟไนท์เอลิเมนต์ (Finite element model, FE model) กำหนดเงื่อนไขบังคับให้กับแบบจำลองไฟไนท์เอลิเมนต์

Solution เป็นการแก้ปัญหาตามพื้นฐานของขบวนการทางวิศวกรรม ซึ่งขึ้นอยู่กับธรรมชาติทางฟิสิกส์ของปัญหา

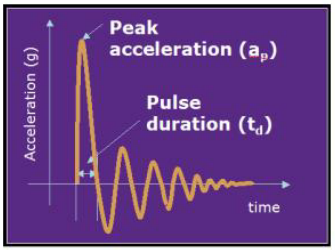
Postprocessing คือการนำผลที่ได้ออกมาเพื่อการวิเคราะห์และ/หรือ ตรวจสอบ

โดยทั่วไปเมื่อวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์ด้วยซอฟแวร์จำลองเหตุกาณ์(Software Simulation, ANSYS/Multiphysics) ผู้ใช้ต้องเลือกชนิดของเอลิเมนต์ให้เหมาะกับงานในกรณีนี้ใช้เอลิเมนต์สามมิติ (3D element) นั่นคือ เอลิเมนต์ Solid185 การเลือกชนิดของเอลิเมนต์เป็นการเลือกสมการของรูปร่าง (Shape function) โดยปริยายคุณสมบัติของวัสดุผู้ใช้ควรเตรียมให้พร้อมการเลือกคุณสมบัติของวัสดุที่จำเป็นต้องใช้งานก็เพียงพอสำหรับโปรแกมที่จะคำนวณหาคำตอบ

อุปกรณ์ทดสอบ

ขั้นตอนการทดสอบของการตกกระแทกอุปกรณ์จะถูกติดตั้งอยู่บนที่ราบที่แข็งแรงจากนั้นนำ CSP ที่ยึดติดกับแผ่นวงจรมาติดตั้งโดยให้ชิพอยู่ด้านล่างดังแสดงดังรูปที่ 4

รูปที่ 4 รูปแสดงอุปกรณ์ทดสอบ และการติดตั้ง



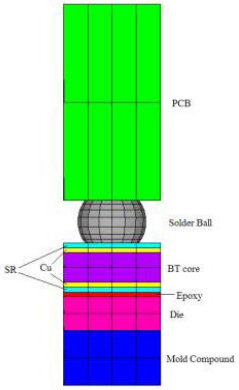
รูปที่ 5 แสดงลักษณะสภาวะความเร่งที่ต้องการ

การตรวจสอบความเสียหายของแพคเกจ

ในการตรวจสอบความเสียหายของโซลเดอร์บอลจะใช้สองวิธี วิธีแรกคือ การทำ X-Section จะใช้เพื่อหาตำแหน่งที่เกิดความเสียหายบนโซลเดอร์บอลและตำแหน่งที่เริ่มเกิดความเสียหายที่เกิดขึ้นกับโซลเดอร์บอล เริ่มด้วยการนำแพคเกจมาหุ้มด้วยผงเรซินเมื่อต้องการพิจารณาบริเวณใดก็ตัดเฉพาะส่วนที่สนใจมาพิจารณา วิธีที่สองจะใช้ตรวจสอบรูปร่างของโซลเดอร์บอลหลังจากการทดสอบเสร็จสิ้น คือการใช้เครื่อง SEM (Scanning Electron Microscope) เพื่อดูรายละเอียดมากกว่า X-Section เป็นการซูมภาพเข้ามาในบริเวณที่สนใจในแพคเกจเพื่อพิจารณาอย่างละเอียด

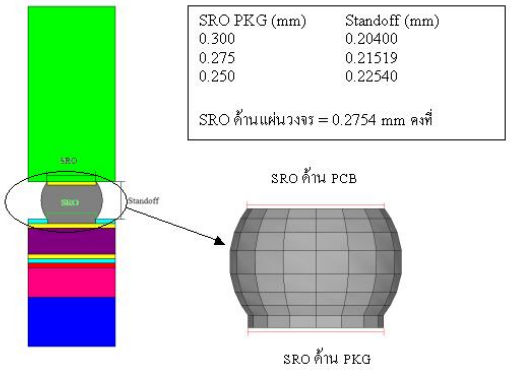
แบบจำลองไฟไนท์เอลิเมนต์

การวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์ในงานวิจัยเพื่อให้สามารถหาค่าประมาณทางตัวเลขได้จึงใช้ซอฟแวร์แอนซิส (commercial software code, Ansys/Mechanical) จำลอง CSP แพคเกจในคอมพิวเตอร์เป็นแบบจำลองของแข็งสามมิติ แต่เนื่องจากความสมมาตรของรูปร่างเรขาคณิตจริง (physical model) ของชิ้นงานจึงคิดเพียง ¼ ของรูปร่างจริง (quarter model) จากนั้นใส่คุณสมบัติทางกลของวัสดุ และสร้างแบบจำลองไฟไนท์เอลิเมนต์ให้กับแบบจำลองด้วยเอลิเมนต์สามมิติทรงหกหน้าทั้งหมด (Brick element, SOLID185) รายละเอียดของแบบจำลองไฟไนท์เอลิเมนต์แสดงดังรูปที่ 6



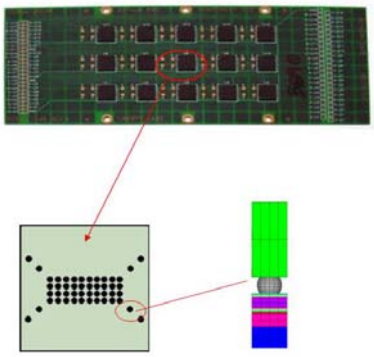
รูปที่ 6 รายละเอียดแบบจำลองไฟไนท์เอลิเมนต์ (พิจารณาเพียงบอลหนึ่งลูก ซึ่งประกอบด้วยทุกองค์ประกอบ)

ตัวแปรที่สนใจและเกี่ยวข้องกับการกระแทกทางกลคือ เส้นผ่านศูนย์กลางของหัวบอล (Solder Resistance Opening, SRO) ที่ 250, 275 และ 300 ไมโครเมตรซึ่งมีลักษณะการวางตัวของบอลดังแสดงในรูปที่ 9 ทางด้านแพคเกจซึ่งจะเปรียบเทียบความสามารถทนการกระแทกทางกล ของแต่ละ SRO ในส่วนของเส้นผ่านศูนย์กลางของหัวบอลด้านแผงวงจรจะถูกกำหนดให้มีค่าคงที่ที่ 275.4 ไมโครเมตร รายละเอียดของตำแหน่งต่าง ๆจะแสดงดังรูปที่ 7

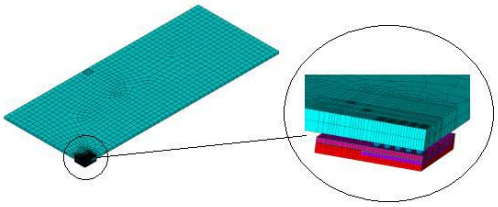


รูปที่ 7 รายละเอียดแบบจำลองและ SRO (พิจารณาเพียงบอลหนึ่งลูก ซึ่งประกอบด้วยทุกวัสดุอื่นนอกจากบอล)

เนื่องจากความสมมาตรจึงสร้างแบบจำลองด้วยวิธีการไฟไนท์เอลิเมนต์เพียง ¼ ของรูปร่างจริงแบบจำลองไฟไนท์เอลิเมนต์มีขนาดเท่ากับแบบจำลองจริงและลักษณะของตำแหน่งบอลที่วางอยู่บนแผ่นวงจรแต่ละลูกมีรายละเอียดดังแสดงในรูปข้างล่างซึ่งพิจารณาเพียง 1 ใน 4 ของแผงวงจรจริงดังแสดงในรูปที่ 9



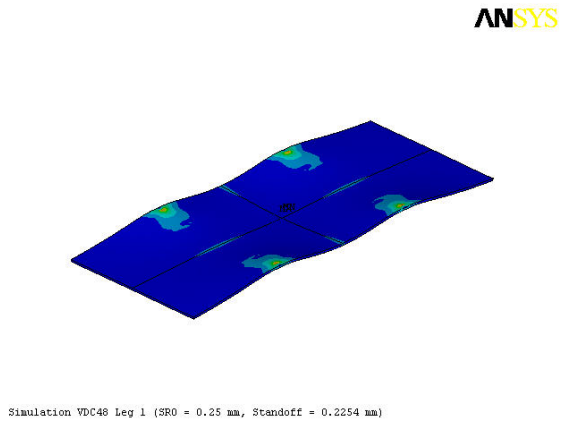
รูปที่ 8 แสดงลักษณะของแพคเกจและตำแหน่งของบอลที่แพคเกจ (Balls layout)



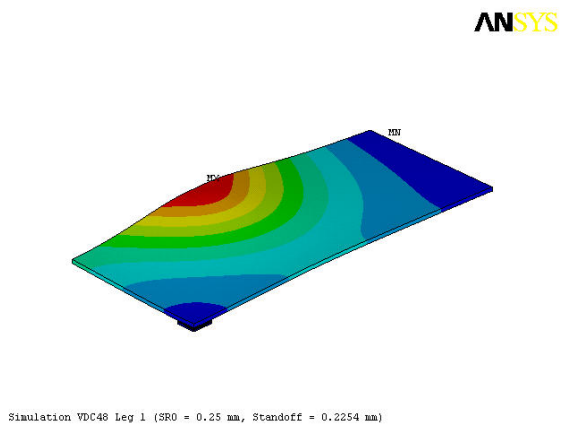
รูปที่ 9 แบบจำลองไฟไนท์เอลิเมนต์

ผลการกระจายความเค้นและการเสียรูปที่เกิดขึ้นที่แพคเกจ

ความเค้นที่เกิดขึ้นในแพคเกจที่นำเสนอเป็นผลมาจากพิจารณาถึงภาระที่เป็นพัลซ์มากระทำที่ฐานของแผงวงจรที่ Peak acceleration 2500G ที่ pulse duration 0.3 ms เมื่อพิจารณารูปเต็มของแพคเกจที่นำมาพิจารณาจะทำให้ทราบลักษณะการโก่งตัวของแผงวงจรเป็นลูกคลื่นไซน์ การโก่งตัวสูงสุดจะเกิดขึ้นที่ปลายของแผงวงจรและค่าความเค้นเฉลี่ยสูงสุดจะเกิดขึ้นที่แพคเกจ ความเค้นที่เกิดขึ้นจึงมาจากการโก่งตัวของแผงวงจรอย่างรวดเร็วหลังจากเกิดการกระแทก พิจารณาความเค้นที่เกิดขึ้นและลักษณะการเสียรูปได้ดังรูปข้างล่าง

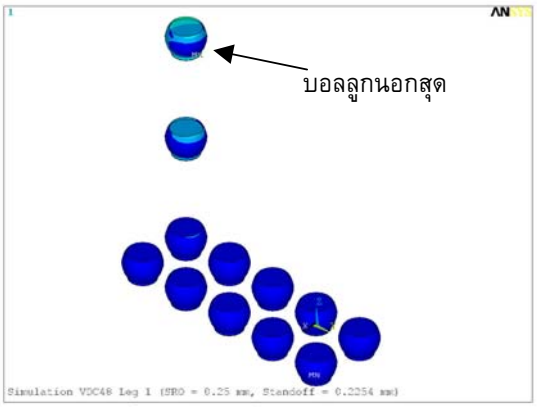


รูปที่ 10 รูปแสดงการเกิดความเค้นเฉลี่ยและลักษณะการเสียรูปของแผงวงจรที่ทำให้เกิดความเค้นภายในแพคเกจ

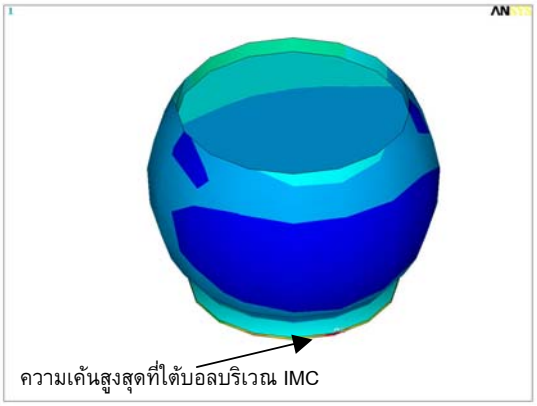


รูปที่ 11 แสดงลักษณะการโก่งตัวของแผงวงจรและบริเวณที่เกิดการโก่งตัวสูงสุด

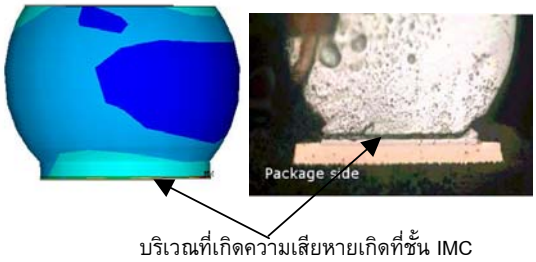
เนื่องจากบอลเป็นตัวช่วยยึดระหว่างแพคเกจและแผงวงจรและมีหน้าที่เป็นตัวนำไฟฟ้าผลจากการโก่งตัวอย่างรวดเร็วแสดงความเสียหายที่เกิดขึ้นที่บอลภายนอกส่วนบอลทำงาน (function ball) ไม่เกิดความเสียหายดังแสดงในรูปที่12 ความเสียหายที่เกิดขึ้นที่บอลเกิดขึ้นที่ด้านแพคเกจเป็นชั้นของ intermetallic compound (IMC)



รูปที่ 12 แสดงความเค้นวอน-มิส ที่เกิดขึ้นที่บอลและชั้นของ IMC

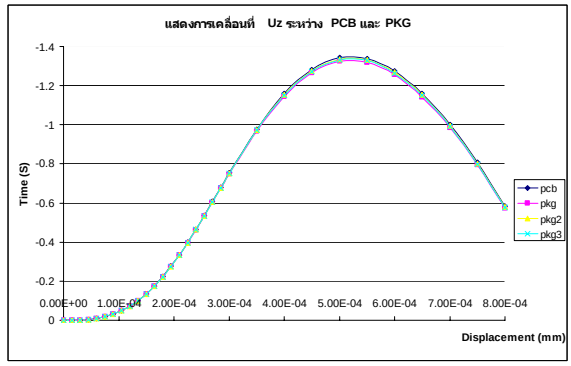


รูปที่ 13 แสดงภาพขยายความเค้นฉากสูงสุดเกิดที่บอลลูกนอกสุด



รูปที่ 14 เปรียบเทียบผลการทดสอบกับการวิเคราะห์ด้วย FEM

เนื่องจากแพคเกจมีมวลของตัวเองดังนั้นหลังจากการตกกระแทกเกิดขึ้นจึงมีการเคลื่อนที่สัมพัทธ์ระหว่างแผงวงจรและตัวแพคเกจซึ่งสามารถพิจารณาได้จากรูปที่ 15 ซึ่งพิจารณาการเคลื่นที่ของโหนดที่มุมแผงวงจรเทียบกับการเคลื่อนที่ของโหนดที่มุมของแพคเกจซึ่งมีการเคลื่นที่สัมพัทธ์กันทำให้เกิดความเสียหายที่บอลด้านแพคเกจ ค่าการเคลื่อนที่สัมพัทธ์สูงสุดเกิดขึ้นระหว่างโหนดที่กึ่งกลางของแผงวงจรและโหนดของแผงวงจรมีค่า 0.0183 mm



รูปที่ 15 แสดงการเคลื่อนที่สัมพัทธ์ระหว่าแผงวงจรและแพคเกจ

ผลของตัวแปรที่สนใจและเกี่ยวข้องกับการกระแทกทางกลคือ เส้นผ่านศูนย์กลางของหัวบอล (Solder Resistance Opening, SRO) ที่ 250, 275 และ 300 ไมโครเมตรซึ่งบอลมีปริมาตรคงที่มีค่าการวิเคราะห์ที่ชั้นของ IMC แสดงดังตารางที่ 1 ข้างล่าง

ตารางที่ 1 ผลของขนาดของ SRO ที่มีผลกับแพคเกจ

SRO (micron)	VM (MPa)	USUM (mm)
250	301.93	0.753216
275	264.068	0.752959
300	234.812	0.752704

VM = ความเค้นเฉลี่ย

USUM = การเคลื่อนที่เฉลี่ย

สรุป

ในงานวิจัยนี้จะแสดงการวิเคราะห์ตำแหน่งที่เกิดความเสียหายสำหรับแพคเกจแบบ CSP เมื่อขนาดของ SRO จากเปลี่ยนไปสามค่าคือ 250 ไมโครเมตรเปลี่ยนไปเป็น 275 และ 300 ไมโครเมตร โดยที่ปริมาตรของบอลคงที่ (ระยะ Standoff จะแปรเปลี่ยนไป) ค่าความเค้นจะลดลงเนื่องมาจากความใหญ่ของหัวลูกบอลทำให้บอลแข็งแรงขึ้นเมื่อถูกภาระกระทำดังนั้น หัวบอลที่มีขนาดใหญ่กว่าสามารถทนความเค้นได้ดีกว่าหัวบอลที่มีขนาดเล็ก ความเสียหายของบอลจะเกิดที่รอยต่อระหว่างบอลและแพคเกจซึ่งเป็นชั้นของ Intermetallic Compound (IMC) IMC เป็นตัวเชื่อมระหว่างบอลและแพคเกจ ซึ่งที่ชั้นของ IMC เกิดรอยร้าวและแตกออกทำให้บอลแยกออกจากแพคเกจ ตำแหน่งที่เกิดรอยร้าวอยู่ที่บอลลูกนอกสุด (outer ball) ดังนั้นบอลลูกนอกสุดเป็นตัวช่วยรับแรงและลดความรุนแรงที่จะเกิดขึ้นกับบอลทำงาน (function ball) ผลที่ได้จากการทดลองสอดคล้องกับการวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์ รอยร้าวที่สร้างความเสียหายให้กับแพคเกจเกิดขึ้นเนื่องมาจากการแอ่นตัวของแผงวงจรอย่างรวดเร็วทำให้เกิดการเคลื่อนที่สัมพัทธ์ระหว่างแผงวงจรและแพคเกจซึ่งความเฉื่อยในตัวของแพคเกจเองด้วยที่ทำให้เกิดระยะการเคลื่อนที่สัมพัทธ์ระหว่างแพคเกจและแผงวงจร

เอกสารอ้างอิง

[1] S.W. Ricky Lee, Analysis on solder ball shear testing conditions with simple computation model, Soldering & surface mount Technology [2002, January 1]

[2] Polpatr Sattayacaruhakul, Finite element analysis of FBGA package strength and solder joint characteristic life prediction, Asian Institute of Technology school of advanced technologies, December 2001

[3] Y.Q. Wang, K.H. Low, F.X. Che, Modeling and simulation of printed circuit board drop test, Nanyang Technological University, IEEE 2003

[4] เดช พุทธเจริญทอง, การวิเคราะห์ด้วยวิธีการไฟไนท์เอลิเมนต์, มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี, กรุงเทพฯ

[5] Charles A. Harper, Electronic Packaging and interconnection handbook,3rd ed., McGraw-Hill.

[6] Cook, R. D., Concepts and applications of finite element analysis, 2nd ed, New York, Wiley, 1981.

[7] ANSYS training manual, Basic structure nonlinearities for ANSYS8.1

[8] Gerard Kelly, The simulation of thermomechanically induced stress in plastic encapsulated IC Packages, boston, KLUWER ACADEMIC PUBLISHERS, 1999.